

Express Mail Label No. EL 589 805 354 U.S.

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Hisanobu ISHIYAMA

Serial No: Not assigned

Filed: September 26, 2000

For: ELECTRO-OPTICAL DEVICE, AND
ELECTRONIC APPARATUS AND DISPLAY
DRIVER IC USING THE SAME

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Box PATENT APPLICATION
Assistant Commissioner for Patents
Washington, D.C. 20231

Dear Sir:


Enclosed herewith is a certified copy of Japanese patent application No. 11-272079 which was filed September 27, 1999, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: September 26, 2000

By: 
William H. Wright
Registration No. 36,312
Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

PATENT

81751.0009

3682 U.S.
09/26/00

09/669354



日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

1c682 U.S. PTO

09/669354



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 9月27日

出 願 番 号

Application Number:

平成11年特許願第272079号

出 願 人

Applicant (s):

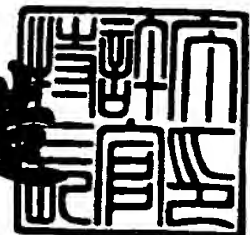
セイコーエプソン株式会社

Best Available Copy

2000年 7月28日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 EP210601

【提出日】 平成11年 9月27日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 石山 久展

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100090479

 【弁理士】

 【氏名又は名称】 井上 一

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090387

 【弁理士】

 【氏名又は名称】 布施 行夫

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090398

 【弁理士】

 【氏名又は名称】 大瀨 美千栄

 【電話番号】 03-5397-0891

【手数料の表示】

 【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置及びそれを用いた電子機器並びに表示駆動 I C

【特許請求の範囲】

【請求項 1】 第 1 の方向に沿って延びる複数の X 電極と、これと交差する第 2 の方向に延びる複数の Y 電極と、前記複数の X, Y 電極により駆動される電気光学素子とを有する表示部と、

前記複数の X 電極を駆動する X ドライバと、

前記複数の Y 電極を駆動する Y ドライバと、

を有し、

前記 X ドライバは、前記複数の X 電極のうちの一部を駆動するマスター I C と、前記複数の X 電極のうちの他の一部を駆動する少なくとも 1 個のスレーブ I C とを有し、

前記マスター I C は、外部 M P U からの信号に基づいて、表示制御信号を生成する表示制御信号生成部を有し、

前記マスター I C 及び前記少なくとも 1 個のスレーブ I C は、前記マスター I C の前記制御信号生成部から出力される前記表示制御信号を、外部配線を介してそれぞれ入力する入力端子を有することを特徴とする電気光学装置。

【請求項 2】 請求項 1 において、

前記マスター I C 及び前記少なくとも 1 個のスレーブ I C の各々は、

前記外部 M P U からの表示データが書き込まれる表示用メモリと、

前記表示用メモリから読み出されて前記表示部に表示される前記表示データの表示アドレスを指定する表示アドレス回路と、

前記表示用メモリから読み出された前記表示データに基づくデータ信号を前記 X 電極に供給するドライバと、

を有し、

前記入力端子を介して入力された表示制御信号は、前記表示アドレス回路と前記ドライバとに供給されることを特徴とする電気光学装置。

【請求項 3】 請求項 1 または 2 において、

前記表示部では、前記マスター I C 及び前記少なくとも 1 個のスレーブ I C からのパルス幅変調信号に基づいて階調表示され、

前記表示制御信号生成部にて生成される前記表示制御信号は、前記パルス幅変調信号を生成するための階調制御信号を含むことを特徴とする電気光学装置。

【請求項 4】 第 1 の方向に沿って延びる複数の X 電極と、これと交差する第 2 の方向に延びる複数の Y 電極と、前記複数の X, Y 電極により駆動される電気光学素子とを有する表示部と、

前記複数の X 電極を駆動する X ドライバと、

前記複数の Y 電極を駆動する Y ドライバと、

を有し、

前記 X ドライバは、前記複数の X 電極のうちの一部を駆動するマスター I C と、前記複数の X 電極のうちの他の一部を駆動する少なくとも 1 個のスレーブ I C とを有し、

前記マスター I C は、

外部 M P U からの信号に基づいて、表示制御信号を生成する表示制御信号生成部と、

前記表示制御信号を遅延させる内部遅延回路と、

前記遅延回路を経由する前の前記表示制御信号を出力する出力端子と、

を有し、

前記少なくとも 1 個のスレーブ I C は、前記マスター I C の前記出力端子から出力された前記表示制御信号を、外部配線を介して入力する入力端子を有することを特徴とする電気光学装置。

【請求項 5】 請求項 4 において、

前記内部遅延回路での信号遅延量を可変としたことを特徴とする電気光学装置

。

【請求項 6】 請求項 1 乃至 5 のいずれかに記載の電気光学装置を有することを特徴とする電子機器。

【請求項 7】 複数の電極にデータ信号を供給して電気光学素子を表示駆動する表示駆動 I C において、

外部MPUからのアドレスデータ、表示データ及びコマンドが入力されるインターフェース回路と、

前記インターフェース回路からのアドレスデータに基づいてアドレス信号を生成するアドレス回路と、

前記アドレス回路からのアドレス信号に従って、前記インターフェース回路からの表示データが書き込まれる表示用メモリと、

前記インターフェース回路からの信号に基づいて表示制御信号を生成する表示制御信号生成部と、

前記表示制御信号に基づいて、前記表示用メモリから読み出されて前記表示部に表示される前記データの表示アドレスを生成する表示アドレス回路と、

前記表示用メモリから読み出された前記データと、前記出力端子または前記入力端子から入力される前記表示制御信号とに基づいて、前記データ信号を前記複数の電極に供給するドライバと、

マスター、スレーブの一方が選択される選択端子と、

前記表示制御信号生成部からの前記表示制御信号を出力する出力端子と、

外部から前記表示制御信号が入力される入力端子と、

を有し、

前記選択端子によりマスターに設定された場合には、前記表示制御信号生成部がイネーブル状態にされると共に、前記出力端子より前記表示制御信号が出力され、

前記選択端子によりスレーブに設定された場合には、前記表示制御信号生成部がディスイネーブル状態にされることを特徴とする表示駆動IC。

【請求項 8】 請求項 7 において、

前記出力端子に代えて設けられ、前記表示制御信号生成部からの前記表示制御信号を出力する状態と、外部から前記表示制御信号が入力される状態とに切換可能な入出力端子と、

前記入出力端子及び前記入力端子から入力される前記表示制御信号の一方の論理の遷移状態を選択する信号選択回路と、

をさらに有し、

前記選択端子によりマスターに設定された場合には、前記入出力端子より前記表示制御信号が出力され、

前記選択端子によりスレーブに設定された場合には、前記入出力端子より前記表示制御信号が入力されることを特徴とする表示駆動 IC。

【請求項 9】 複数の電極にデータ信号を供給して電気光学素子を表示駆動する表示駆動 ICにおいて、

外部 MPU からのアドレスデータ、表示データ及びコマンドが入力されるインターフェース回路と、

前記インターフェース回路からのアドレスデータに基づいてアドレス信号を生成するアドレス回路と、

前記アドレス回路からのアドレス信号に従って、前記インターフェース回路からの表示データが書き込まれる表示用メモリと、

前記インターフェース回路からの信号に基づいて表示制御信号を生成する表示制御信号生成部と、

前記表示制御信号に基づいて、前記表示用メモリから読み出されて前記表示部に表示される前記データの表示アドレスを生成する表示アドレス回路と、

前記表示用メモリから読み出された前記データと、前記入出力端子または前記入力端子から入力される前記表示制御信号とに基づいて、前記データ信号を前記複数の電極に供給するドライバと、

マスター、スレーブの一方が選択される選択端子と、

前記表示制御信号生成部からの前記表示制御信号を出力する出力端子と、

前記表示制御信号回路からの前記表示制御信号を遅延させる内部遅延回路と、

外部から前記表示制御信号が入力される入力端子と、

前記内部遅延回路及び前記入力端子からの前記表示制御信号の一つの論理の遷移状態を選択する信号選択回路と、

を有し、

前記選択端子によりマスターに設定された場合には、前記表示制御信号生成部がイネーブル状態にされ、前記表示制御信号生成部にて生成された前記表示制御信号が前記出力端子を介して出力されると共に、前記内部遅延回路に入力され、

前記選択端子によりスレーブに設定された場合には、前記表示制御信号生成部がディスイネーブル状態にされることを特徴とする表示駆動 IC。

【請求項 1 0】 請求項 9 において、

前記出力端子に代えて、前記表示制御信号生成部からの前記表示制御信号を出力する状態と、外部から前記表示制御信号が入力される状態とに切換可能な入出力端子が設けられ、

前記信号選択回路は、前記入出力端子、前記内部遅延回路及び前記入力端子から入力される前記表示制御信号の一つの論理の遷移状態を選択するものであり、

前記選択端子によりマスターに設定された場合には、前記入出力端子より前記表示制御信号が出力され、

前記選択端子によりスレーブに設定された場合には、前記入出力端子より前記表示制御信号が入力されることを特徴とする表示駆動 IC。

【請求項 1 1】 請求項 8 乃至 1 0 のいずれかにおいて、

前記信号選択回路は論理積回路を含むことを特徴とする表示駆動 IC。

【請求項 1 2】 請求項 8 乃至 1 1 のいずれかにおいて、

前記選択回路は論理和回路を含むことを特徴とする表示駆動 IC。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、例えば液晶等の電気光学素子を用いた電気光学装置及びそれを用いた電子機器並びに表示駆動 IC に関する。

【0 0 0 2】

【背景技術】

例えば液晶表示装置では、白、黒などの 2 値表示、あるいは中間調表示を含めた階調表示を行っている。

【0 0 0 3】

ここで、電気光学素子として液晶素子を用い、パッシブまたはアクティブ駆動する場合には、例えば横方向に複数本延びる行電極（Y 電極）の 1 本を選択し、縦方向に延びる複数の列電極（X 電極）に同時にデータ信号を供給して、線順次

で液晶を駆動している。

【 0 0 0 4 】

特に、近年では高細精な表示画面を提供するために、X電極の数が増大する傾向にある。

【 0 0 0 5 】

この場合、X電極の全てを一つの駆動ICにて駆動することが困難となる。なぜなら、ICチップの製造可能な最大サイズ（例えば20～30mm程度）を許容端子ピッチ（例えばCOGの場合で50μm程度）で割った数の本数が、外部端子数の最大値となるからである。

【 0 0 0 6 】

そこで、例えば図10に示すように、2N本のX電極を有する液晶表示部600を第1の方向で2つにグループ化し、N本のX電極を駆動するXドライバIC610、620を2つ設け、X電極をグループ毎に駆動するようにしている。

【 0 0 0 7 】

ここで、XドライバIC610、620は、共に図示しないMPU（マイクロプロセッサ ユニット）からのコマンド及びデータに基づいて、それぞれN本のX電極にデータ信号を供給するのである。ただし、表示制御信号についてはIC内で生成している。この表示制御信号は一方のXドライバIC610のみで生成すれば足り、このXドライバIC610をマスターと呼び、XドライバIC610からの表示制御信号が配線640を介して入力されるXドライバーIC620をスレーブと呼ぶ。

【 0 0 0 8 】

また、Yドライバ630に必要な表示制御信号も、配線650を介してマスター側のXドライバIC610より供給される。

【 0 0 0 9 】

【発明が解決しようとする課題】

図10に示す従来技術によれば、液晶表示部600のうち、XドライバIC610により表示駆動される左半分の画面600Aと、XドライバIC620により表示駆動される右半分の画面600Bとの濃淡に、差が生ずることがあった。

すなわち、ノーマリホワイトの駆動では、左半分の画面 6 0 0 A と比べて、右半分の画面 6 0 0 B が白っぽく（薄い表示）になっていた。

【 0 0 1 0 】

そこで、本発明の目的は、ドライバ I C を複数使用して電極にデータ信号を供給しても、画面内で生ずる濃淡差を低減することができる電気光学装置及びそれを用いた電子機器並びに表示駆動用 I C を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

本発明の一態様に係る電気光学装置は、第 1 の方向に沿って延びる複数の X 電極と、これと交差する第 2 の方向に延びる複数の Y 電極と、前記複数の X, Y 電極により駆動される電気光学素子とを有する表示部と、

前記複数の X 電極を駆動する X ドライバと、

前記複数の Y 電極を駆動する Y ドライバと、

を有し、

前記 X ドライバは、前記複数の X 電極のうちの一部を駆動するマスター I C と、前記複数の X 電極のうちの他の一部を駆動する少なくとも 1 個のスレーブ I C とを有し、

前記マスター I C は、外部 M P U からの信号に基づいて、表示制御信号を生成する表示制御信号生成部を有し、

前記マスター I C 及び前記少なくとも 1 個のスレーブ I C は、前記マスター I C の前記制御信号生成部から出力される前記表示制御信号を、外部配線を介してそれぞれ入力する入力端子を有することを特徴とする。

【 0 0 1 2 】

上述した従来技術での画面内の濃淡差は、表示制御信号の遅延量が、マスター I C とスレーブ I C とで大きく相違していることに起因する。なぜなら、マスター I C では内部で生成した表示制御信号をそのまま用い、スレーブ I C では外部配線を介して表示制御信号が入力されるからである。この表示制御信号の遅延量の相違により、図 1 0 に示す左半分の画面 6 0 0 A と右半分の画面 6 0 0 B の各表示部の電極に印加される電圧に差が生じ、濃淡差が生じている。

【 0 0 1 3 】

本発明によれば、マスター I C 及び少なくとも 1 個のスレーブ I C は、マスター I C から供給される表示制御信号を、外部配線を介して入力している。このため、この外部配線での信号遅延量の差を少なく配線すれば、画面内での濃淡差を低減できる。

【 0 0 1 4 】

本発明では、前記マスター I C 及び前記少なくとも 1 個のスレーブ I C の各々は、

前記外部 M P U からの表示データが書き込まれる表示用メモリと、

前記表示用メモリから読み出されて前記表示部に表示される前記表示データの表示アドレスを指定する表示アドレス回路と、

前記表示用メモリから読み出された前記表示データに基づくデータ信号を前記 X 電極に供給するドライバと、

を有し、

前記入力端子を介して入力された表示制御信号は、前記表示アドレス回路と前記ドライバとに供給されることが好ましい。

【 0 0 1 5 】

こうすると、表示メモリより表示データを読み出すタイミング、及びドライバにて生成されるデータ信号中のタイミングが、共に表示制御信号のタイミングに依存するが、本発明ではこのタイミング差をマスター、ドライバ I C 間で少なくすることができる。

【 0 0 1 6 】

本発明は、表示部にて、前記マスター I C 及び前記少なくとも 1 個のスレーブ I C からのパルス幅変調信号に基づいて階調表示される場合に特に有効である。この場合、前記表示制御信号生成部にて生成される前記表示制御信号は、前記パルス幅変調信号を生成するための階調制御信号を含むことになる。この階調制御信号のタイミング差をマスター、ドライバ I C 間で少なくすることで、画面内の濃淡差を低減できる。

【 0 0 1 7 】

本発明の他の態様は、マスター I C にて生成された表示制御信号を内部遅延回路にて遅延させ、一方、スレーブ I C では外部配線にて遅延された表示制御信号を用いることで、マスター、スレーブ I C にて使用される表示制御信号間の遅延差を少なくしている。こうすることでも、画面内での濃淡差を低減することができる。

【 0 0 1 8 】

このとき、内部遅延回路での遅延量を可変できれば、スレーブ I C への外部配線に依存した信号遅延量に併せて調整できる。

【 0 0 1 9 】

本発明のさらに他の態様では、上述した発明に係る電気光学装置を用いた電子機器を定義している。

【 0 0 2 0 】

本発明のさらに他の態様では、上述した電気光学装置の X ドライバに用いられる表示駆動 I C を定義している。

【 0 0 2 1 】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。

【 0 0 2 2 】

（第 1 の実施の形態）

図 1 ～図 7 は、本発明の第 1 の実施の形態に係る液晶装置を示している。

【 0 0 2 3 】

（液晶装置の全体概要）

図 1 は、例えば携帯電話の表示ユニットとしての液晶装置の概略断面図である。図 1 に示すように、この液晶装置は、液晶表示ドライバ I C 1 0 が搭載された液晶モジュール 2 0 と、M P U 3 0 0 が搭載された印刷回路基板 3 0 と、液晶モジュール 2 0 と印刷回路基板 3 0 とを電氣的に接続させるコネクタ例えば導電部と絶縁部とを交互に形成した弾性接続部材（ゼブラゴム） 4 0 とで構成される。弾性接続部材 4 0 は図 1 の裏面から表面に向かう方向に長手沿って導電部と絶縁部とが交互に積層されて構成され。この弾性接続部材 4 0 の長手方向にて均等に

圧力を作用させることで、液晶モジュール 2 0 と印刷回路基板 3 0 との端子同士が電氣的に接続される。

【 0 0 2 4 】

液晶モジュール 2 0 は、2 枚のガラス基板 2 2, 2 4 間に電気光学素子である液晶 2 6 を封止して構成される液晶表示部 2 8 を有し、一方の基板 2 4 に液晶表示ドライバ I C 1 0 が C O G (Chip On Glass) として搭載される。

【 0 0 2 5 】

ここで、この第 1 の実施の形態は本発明をパッシブ駆動型液晶装置に適用したものであり、例えばガラス基板 2 2, 2 4 の対向面には、例えば複数のセグメント電極 (X 電極) と複数のコモン電極 (Y 電極) とが互いに交差する方向に形成されている (図 2 参照)。そして、X, Y 電極の各交差部の画素の透過率を、X, Y 電極に印加される電圧によって制御することで、液晶表示部 2 8 にて画像表示が可能となっている。

【 0 0 2 6 】

ここで、本発明は必ずしもパッシブ駆動型液晶装置に限らず、MIM (金属-絶縁層-金属) または T F D (薄膜ダイオード) などの二端子素子、T F T (薄膜トランジスタ) 等の三端子素子をアクティブ素子として用いたアクティブ駆動型液晶装置にも同様に適用できる。

【 0 0 2 7 】

この液晶モジュール 2 0 は、図 1 6 に示すように携帯電話機 5 0 0 に液晶表示部 2 8 が露出するように配置される。携帯電話機 5 0 0 は、液晶表示部 2 8 の他、受話部 5 1 0, 送話部 5 2 0, 操作部 5 3 0 及びアンテナ 5 4 0 等を有する。そして、M P U 3 0 0 は、アンテナ 5 4 0 にて受信された情報、あるいは操作部 5 3 0 にて操作入力された情報に基づいて、液晶モジュール 2 0 にコマンドデータあるいは表示データを送出する。

【 0 0 2 8 】

(液晶表示ドライバ I C の構成)

図 2 は、液晶表示部 2 8 と液晶表示ドライバ I C 1 0 との関係を示している。液晶ドライバ I C 1 0 として、2 つの X ドライバ I C 1 0 A, 1 0 B と、一つの

YドライバIC12とが設けられる。

【0029】

2つのXドライバIC10A, 10Bは元々同一のICであるが、外部との配線によって、XドライバIC10AがマスターICとして機能し、XドライバIC10BがスレーブICとして機能する。

【0030】

ここで、XドライバIC10Aは図2に示す液晶表示部28の左半分の画面28A内のX電極を駆動するものであり、XドライバIC10Bは右半分の画面28B内のX電極を駆動するものである。2つのXドライバIC10A, 10Bには共に、MPU300からのコマンド及びデータ等が入力される。

【0031】

マスターであるXドライバIC10Aは、表示制御信号生成部（詳細は後述する）にて生成される表示制御信号を出力端子182を介して外部配線200に出力する。そして、マスターであるXドライバIC10Aは第1の入力端子130を介して、スレーブであるXドライバIC10Bは第1, 第2の入力端子130, 184を介して、それぞれ表示制御信号が入力される。また、マスターであるXドライバIC10Aは、Yドライバ12のための表示制御信号をも、YドライバIC12に向けて出力するようになっている。

【0032】

（XドライバICの詳細な説明）

図3は、XドライバIC10A, 10Bに共通な構成を示している。図3において、XドライバIC10A, 10Bは以下の構成を有する。

【0033】

インターフェース回路100には、MPU300からのコマンド（ライト、リードコマンドを含む）及びデータ（表示データ及びアドレスデータを含む）が、端子102, 103を介してシリアルまたはパラレルで入力される。このインターフェース回路100は、コマンドデコーダ、レジスタなどを含むことができる。

【0034】

表示用メモリ例えばRAM 110は、図2に示す画面28Aまたは28B内の画素数と対応するメモリ素子を少なくとも有している。MPU 300からインターフェース回路100、I/Oバッファ112を介して入力される表示データは、MPU 300からのライトコマンドに基づき、カラムアドレス回路114、ローアドレス回路116からのアドレスに従ってRAM 110に書き込まれる。また、RAM 110に書き込まれた表示データをMPU 300側に読み出すこともでき、MPU 300からのリードコマンドに基づき、カラムアドレス回路114、ローアドレス回路116からのアドレスに従ってRAM 110より表示データが読み出される。

【0035】

RAM 110に書き込まれた表示データに基づいて表示駆動するには、表示アドレス回路118からの1ライン指定のアドレス信号に基づいて、RAM 110内の表示データが1ライン分読み出されてドライバ120に供給される。

【0036】

表示アドレス回路118及びドライバ120での動作上、上述した表示制御信号が必要となる。この表示制御信号としては、図4に示すように、ラッチパルスLP、リセット信号RES、階調制御信号GCP及び極性反転信号FRなどを挙げることができる。これらの表示制御信号は、後述する通りXドライバ10Aの表示制御信号生成部160にて生成され、図2に示すように入出力端子180（図6に示す出力端子182）を介して一旦外部に出力された後に、図2に示す配線200、第1の入力端子130を介してXドライバIC10Aに入力される。一方、スレーブとなるXドライバIC10Bでは、配線200及び第1の入力端子130及び入出力端子180（図7に示す第2の入力端子184）を介して入力される。

【0037】

表示アドレス回路118は、ラッチパルスLPに同期させて1ラインの読み出しアドレスを順次指定する。

【0038】

図5は、ドライバ120を示すブロック図である。図5において、このドライ

バ 1 2 0 は、ラッチ回路 1 2 1、カウンタ 1 2 2、一致検出回路 1 2 3、レベルシフタ 1 2 4 及び LCD ドライバ 1 2 5 を有する。

【 0 0 3 9 】

ラッチ回路 1 2 1 は、表示アドレス回路 1 1 8 からのアドレスに従って読み出された 1 ライン分の表示データを、図 4 に示すラッチパルス LP に同期させてラッチする。

【 0 0 4 0 】

カウンタ 1 2 2 は、図 4 に示すように例えば 4 階調の階調値を決定する場合、リセット信号 RES にてリセットされると共に信号 RES を 1 発目のカウント値としてカウントし、以降 2 発目～4 発目のカウント値として階調制御信号 GCP をカウントする。

【 0 0 4 1 】

一致検出回路 1 2 3 は、前記ラッチ回路 1 2 1 からの 1 ライン分の各データ値と、前記カウンタ 1 2 2 からのカウント値とが一致したときに、一致検出回路 1 2 3 は極性反転信号 FR の論理に基づいてその出力を“L”から“H”へ、あるいは“H”から“L”へと変化させる。

【 0 0 4 2 】

図 4 は、極性反転をライン毎に実施する場合であって、正極性駆動時と負極性駆動時での 4 階調分のセグメントデータ SEG (0 0) ～ SEG (1 1) が示されている。なお、SEG (0 0) に基づいて駆動される画素の液晶に印加される電圧の実効値は最小となるため、ノーマリホワイトの駆動ではその画素は白に表示される。同様に、SEG (0 1)、SEG (1 0) にあっては中間調表示とされ、SEG (1 1) にあっては黒表示とされる。極性反転信号 FR が“H”のときには、図 4 に示すように各階調値に応じて、リセットパルス RES または階調制御信号 GCP の立ち下がりにて、一致検出回路 1 2 3 の出力である 4 種類の階調値 SEG (0 0) ～ SEG (1 1) は“L”から“H”に変化している。逆に、極性反転信号 FR が“L”のときには、図 4 に示すように、一致検出回路 1 2 3 の出力である 4 種類の階調値 SEG (0 0) ～ (SEG (1 1) は“H”から“L”に変化する。

【 0 0 4 3 】

レベルシフタ 1 2 4 は、一致検出回路 1 2 3 の出力レベルをシフトさせ、最終的には LCD ドライバ 1 2 5 により、表示用電源 1 2 6 からの供給電圧に基づき液晶駆動に必要な電圧がセグメント電極（X 電極）に供給されることになる。

【 0 0 4 4 】

なお、図 2 に示すように、マスター側の X ドライバ IC 1 0 A から Y ドライバ 1 2 には、信号 YCLK, YDATA が入力される。信号 YSCL は図 4 に示す一水平走査期間（選択期間）に同期する信号であり、信号 YDATA は 1 ラインの先頭を示すデータである。また、図 4 に示す COMn, COMn+1 は、Y ドライバ 1 2 を介して図 2 に示す n 本目、n + 1 本目のコモン電極（Y 電極）に供給される信号の波形を示している。

【 0 0 4 5 】

図 1 1 及び図 1 2 は、X ドライバ IC 1 0 A または 1 0 B から X 電極に供給される駆動波形 SEG と、Y ドライバ IC 1 2 から Y 電極に供給される駆動波形 COM を示している。

【 0 0 4 6 】

図 1 1 は、パッシブ駆動型液晶装置での原理駆動に用いられるセグメント電極（X 電極）駆動波形 SEG と、コモン電極（Y 電極）駆動波形 COM とを示している。この駆動波形 SEG, COM は中間電圧 0 V を含む正負 5 値のレベルを有し、COM - SEG が液晶の両端に印加される電圧となる。

【 0 0 4 7 】

図 1 2 は、パッシブ駆動型液晶装置での他の駆動方法に用いられるセグメント電極（X 電極）駆動波形 SEG と、コモン電極（Y 電極）駆動波形 COM とを示している。この駆動波形 SEG, COM は最小電圧 0 V を含む正の 6 値のレベルを有する。

【 0 0 4 8 】

（表示制御信号の生成について）

上述した表示制御信号 LP, RES, GCP, FR は、マスターである X ドライバ IC 1 0 A の表示制御信号生成部 1 6 0 のみで生成される。図 6 は、マスタ

ーであるXドライバIC10Aの一部を示している。

【0049】

図6に示すように、表示制御信号生成部160は、M/S選択端子162とドットクロック入力端子164とに接続されたナンドゲート166を有する。ここで、XドライバIC10Aは、M/S選択端子162を外付けにより“H”固定とすることで、マスターICとして機能するように設定される。このため、発振装置163、ドットクロック入力端子164を介して入力されるドットクロックDCLKがナンドゲート166を通過して、信号ジェネレータ168に入力される。信号ジェネレータ168は、インターフェース回路100からのデータ（デューティのセット数、極性反転の数など）及びコマンド（ライトコマンド）と、ドットクロックDCLKとに基づいて、上述した表示制御信号LP, RES, GCP, FRを生成することができる。換言すれば、マスターとなるXドライバIC10Aでは、M/S選択端子162を“H”固定とすることで、表示制御信号生成部160がイネーブル状態に設定されたことと等価となる。

【0050】

一方、図7に示すように、M/S選択端子162が“L”固定されたスレーブとなるXドライバIC10Bでは、ドットクロック入力端子164からのドットクロックがナンドゲート166を通過することはない。よって、スレーブとなるXドライバIC10Bの表示制御信号生成部160では上述した表示制御信号LP, RES, GCP, FRが生成されない。換言すれば、スレーブとなるXドライバIC10Bでは、M/S選択端子162を“L”固定とすることで、表示制御信号生成部160がディスイネーブル状態に設定されたことと等価となる。

【0051】

（表示制御信号の供給について）

図6及び図7に示すように、図3に示す入出力端子180は、説明の便宜上、出力端子182と第2の入力端子184とを有するものとする。この入出力端子180の状態を切り換える入出力切換回路170は、図6及び図7に示すように、M/S選択端子162の論理によって駆動されるトランスマッションゲート172と、第2の入力端子184からの信号とM/S選択端子162からの信号と

の論理和をとるオアゲート 173 とを有する。

【0052】

そして、マスターとなる Xドライバ IC10A では、M/S 選択端子 162 を “H” 固定とすることで、入出力切換回路 170 により出力端子 182 が出力可能状態となる一方で、第 2 の入力端子 184 からの入力に拘わらず、オアゲート 173 の出力は “H” 固定となる。

【0053】

これとは逆に、スレーブとなる Xドライバ IC10B では、M/S 選択端子 162 を “L” 固定とすることで、入出力切換回路 170 により、オアゲート 173 からは第 2 の入力端子 184 が入力論理がそのまま出力される（すなわち第 2 の入力端子 184 が入力可能状態となる）一方で、出力端子 182 はハイインピーダンス状態（出力不能状態）に設定される。

【0054】

このように、本実施の形態では、マスターである Xドライバ IC10A が表示制御信号 LP, RES, GCP, RF を生成し、それをそのまま IC10A 内部にて使用せずに、一旦出力端子 182 を介して外部に出力している。

【0055】

そこで次に、外部に出力された表示制御信号 LP, RES, GCP, RF を、Xドライバ IC10A, 10B 内部に inputs するための構成を、図 6 及び図 7 を参照して説明する。

【0056】

本実施の形態では、図 3 に示す信号選択回路 140 を、図 6 及び図 7 に示すアンドゲート 140 にて構成している。このアンドゲート 140 は、第 1, 第 2 の入力端子 130, 184 を介して入力される表示制御信号の論理積をとるものである。

【0057】

図 6 に示すように、M/S 選択端子 162 によりマスター IC として設定された Xドライバ IC10A では、第 2 の入力端子 184 から表示制御信号が inputs されることはない。このときには、オアゲート 173 からアンドゲート 140 に入

力される論理は“H”固定となる。従って、アンドゲート140からは、第1の入力端子130から入力された表示制御信号がそのまま信号供給部150を介して、表示アドレス回路118、ドライバ120に供給される。

【0058】

一方、図7に示すよう、M/S選択端子162によりスレーブICとして設定されたXドライバIC10Bでは、第2の入力端子184が入力可能状態である。従って、アンドゲート140には第1、第2の入力端子130、184から表示制御信号が供給され、その論理積がとられた後に、信号供給部150を介して、表示アドレス回路118、ドライバ120に供給される。

【0059】

(従来技術にて画面内で濃淡差が生じる理由)

従来技術である図10においては、マスターのXドライバIC610での表示制御信号の遅延は、内部配線の抵抗及び容量によって生ずる一方で、スレーブのXドライバIC620での表示制御信号の遅延は、内部配線に加えて外部配線640の抵抗及び容量によって生ずる。このため、明らかにスレーブ側のXドライバIC620にて使用される表示制御信号の遅延量の方が、マスター側のXドライバIC10Aと比較して大きい。

【0060】

図8は、図10に示す従来技術の液晶装置において、それぞれ、各々のXドライバIC610、620にて、一水平走査期間(選択期間)内に生じた階調制御信号GCPと、それにより得られる信号SEG(00)とを示している。

【0061】

XドライバIC610では階調制御信号GCPAの遅延が少ないのに対して、XドライバIC620では階調制御信号GCPBの遅延量が大きい。

【0062】

XドライバIC610、620にてそれぞれ生ずる信号SEGA(00)、SEGB(00)の立ち上がりエッジは、それぞれ対応する階調制御信号GCPA、GCPBの立ち下がりタイミング t_1 、 t_2 によって決定される。従って、信号SEGA(00)の立ち上がりのタイミング t_1 に比べて、信号SEGB(00)

0) の立ち上がりのタイミング t_2 は遅れている。

【0063】

ここで、一水平走査期間（選択期間）の長さは、YドライバIC630から例えばn本目のY電極に供給される信号COMnによって決定され、この信号COMnは両XドライバIC610、620からの両信号SEGに共用される。従って、一水平走査期間（選択期間）の始期 t_0 と終期 t_3 は両信号SEGに共通である。

【0064】

ここで、XドライバIC610にて生ずる信号SEGA(00)の階調値は、時間 t_1 から t_3 に至る時間×電圧（ハッチングで示す面積 S_1 ）によって定まる実効値に基づき設定される。同様に、XドライバIC620にて生ずる信号SEGB(00)の階調値は、時間 t_2 から t_3 に至る時間×電圧（ハッチングで示す面積 S_2 ）によって定まる実効値に基づき設定される。

【0065】

ところが、明らかに $S_1 \neq S_2$ となり、本来同一の階調値でありながら、Xドライバ毎に階調値が異なってしまう。図10の従来技術にて述べた濃淡差は、上記のことに起因して生じている。

【0066】

（第1の実施の形態にて画面内の濃淡差を低減できる理由）

これに対して、本実施の形態にあつては、図10に示す従来技術にて述べた濃淡差を、視覚上ほとんど気にならない程度に低減できる。この理由を以下に説明する。

【0067】

図2において、XドライバIC10Aの出力端子182から、XドライバIC10Aの第1の入力端子130まで、Xドライバ10Bの第1、第2の入力端子130、184までの配線長をそれぞれ、 L_1 、 L_2 、 L_3 とする。図2から明らかなように、 $L_1 = L_2 < L_3$ である。

【0068】

この関係に基づき、XドライバIC10Aの第1の入力端子130、Xドライ

バ 1 0 B の第 1, 第 2 の入力端子 1 3 0, 1 8 4 にそれぞれ入力される階調制御信号を、図 9 に示す通りそれぞれ G C P A, G C P B 1, G C P B 2 とする。

【 0 0 6 9 】

上述した通り、画素の液晶に印加される電圧の実効値は、階調制御信号を、図 9 に示すとおりそれぞれ G C P A, G C P B 1, G C P B 2 の立ち下がりタイミングに依存している。よって、X ドライバ 1 0 A にて用いられる階調制御信号 G C P A の立ち下がりタイミングと同じ立ち下がりタイミングを有する階調制御信号 G C P B 1 を用いればよいことが分かる。

【 0 0 7 0 】

そこで、本実施の形態では、図 3 に示す選択回路 1 4 0 として図 6 及び図 7 に示すようにアンドゲート 1 4 0 を用い、図 9 に示すように階調制御信号 G C P B 1, G C P B 2 の論理積をとることで、階調制御信号 G C P B 1 の立ち下がりエッジを選択するようにしている。

【 0 0 7 1 】

これにより、X ドライバ I C 1 0 A, 1 0 B にそれぞれ入力される表示制御信号の遅延量をほぼ等しくし、図 1 に示す左右の画面 2 8 A, 2 8 B にて濃淡差をなくしている。

【 0 0 7 2 】

なお、図 3 に示す配線 2 0 0 の配線長 L 1, L 2 を等しくしあるいはその差を少なくする他に、配線 2 0 0 を区域毎に幅、材質などを変更して、配線遅延差を少なくしても良い。

【 0 0 7 3 】

また、第 1, 第 2 の入力端子 1 3 0, 1 8 4 からそれぞれ入力される遅延差のある 2 種の表示制御信号の一方の論理の遷移状態を選択する信号選択回路 1 4 0 としては、必ずしもアンドゲートに限らない。例えば、図 9 に示す階調制御信号 G C P B 1, G C P B 2 の一方を選択するスイッチであってもよい。あるいは、図 9 にて階調制御信号 G C P B 2 の立ち下がりエッジを選択するために、信号選択回路としてオアゲートを用いる場合も有り得る。あるいは、階調制御信号 G C P などの表示制御信号の立ち上がりエッジに同期させて動作させる場合もあり、

必要とする論理の遷移状態を選択できるように信号選択回路を構成すればよい。

【0074】

(第2の実施の形態)

図13は、XドライバIC10A、10Bの配線200を、図2とは異ならせた本発明の第2の実施の形態を示している。この場合、配線200の各区域の長さは、 $L2 < L1 < L3$ でかつ、 $L3 - L1 < L1 - L2$ となっている。従って、図13に示す配線例の場合には、階調制御信号GCPA、GCPB1、GCPB2は図14に示す通りとなる。

【0075】

よって、Xドライバ10Aにて用いられる階調制御信号GCPAの立ち下がりタイミングに近い立ち下がりタイミングを有する階調制御信号GCPB2を用いればよいことが分かる。

【0076】

そこで、図13、図14に示す場合には、図3に示す選択回路140としてオアゲートを用い、図14に示すように階調制御信号GCPB1、GCPB2の論理和をとることで、階調制御信号GCPB2の立ち下がりエッジを選択すればよい。

【0077】

図15は、3個のXドライバ10A、10B、10Cを接続した例を示している。この場合、中央のXドライバ10Aをマスターとし、その両隣のXドライバ10B、10Cをスレーブとすることができる。この場合、Xドライバ10Bは第2の入力端子184からの表示制御信号（GCPB2を含む）を選択し、Xドライバ10Cは第1の入力端子130からの表示制御信号（GCPB1を含む）を選択した方が、各Xドライバ10A、10B、10Cにて用いられる例えば階調制御信号GCPの立ち下がりエッジの時間差は少なくなり、これにより画面内の濃淡差を低減できる。

【0078】

この場合、Xドライバ10Bでは第1、第2の入力端子130、184からの遅延差のある表示制御信号の論理積をとるアンドゲートを、信号選択回路140

として用いることができる。一方Xドライバ10Cでは、信号選択回路140としてオアゲートを用いればよい。なお、3つのXドライバIC10A, 10B, 10CのIC構成を共通にするには、信号選択回路140にアンドゲート及びオアゲートを設け、外付け配線によっていずれか一方のゲート自体またはゲート出力を選択できるように構成すればよい。

【0079】

(第3の実施の形態)

図17は、本発明の第3の実施の形態に係る液晶装置を示している。図17に示すように、マスター側のXドライバ400Aの入出力端子180（出力端子182）から出力される表示制御信号は、スレーブ側のXドライバ400Bの第1の入力端子130及び第2の入力端子184（入出力端子180）を介してXドライバIC400Bに入力される。

【0080】

図18及び図19は、図17に示すXドライバIC400A, 400Bの一部のブロック図を示しており、図6及び図7のブロックと同一機能を有するものについては同一符号を付し、その説明を省略する。

【0081】

図18に示すXドライバIC400Aと図19に示すXドライバIC400Bとは共に同一の構成を有し、M/S選択端子162に入力される論理によって機能を異ならせている。

【0082】

各ドライバIC400A, 400Bが図6, 図7と相違する点は、入出力切換回路410の内部構成が異なることと、内部遅延回路420を設けたことと、信号選択回路としてアンドゲート430及びオアゲート440を設けたことである。

【0083】

入出力切換回路410は、出力端子182に接続されるトランスミッションゲート172を第1のトランスミッションゲートとしたとき、第2の入力端子184からの入力信号をM/S選択端子162からの入力論理を反転させるインバー

タ 176 からの H 出力に基づいて入力可能状態とされる第 2 のトランスミッションゲート 174 を有する。入出力切換回路 410 はさらに、信号ジェネレータ 168 からの表示制御信号を、内部遅延回路 420 に入力させるパスを有し、そのパス途中に、M/S 選択端子 162 からの “H” によってオンする第 3 のトランスミッションゲート 178 を有する。

【0084】

従って、マスター側の X ドライバ IC 400A では、信号ジェネレータ 168 からの表示制御信号は、出力端子 182 と内部遅延回路 420 とに入力される。これに対してスレーブ側の X ドライバ IC 400B では図 7 と同様に、表示制御信号が第 2 の入力端子 184 を介して入力される。

【0085】

内部遅延回路 420 は、図 17 に X ドライバ IC 400A の出力端子 182 から X ドライバ IC 400B の第 1 の入力端子 130 までに至る配線 450 での配線遅延量と同一もしくは近似する遅延量だけ、表示制御信号を遅延させるものである。従って、マスター側の X ドライバ IC 400A の信号供給部 150 には、内部遅延回路 420 にて遅延された表示制御信号（GCPA を含む）がオアゲート 440 を介して入力される。

【0086】

一方、スレーブ側の X ドライバ IC 400B では、第 1 の入力端子 130 を介して遅延量の少ない表示制御信号（GCPB1 を含む）と、第 2 の入力端子 184 を介して遅延量の多い表示制御信号（GCPB2 を含む）とが入力され、この実施の形態ではアンドゲート 430 により両者の論理積がとられる。よって、例えば階調制御信号 GCP を例に挙げれば、遅延量の少ない階調制御信号 GCPB1 の立ち下がリエッジが選択される。この場合に内部遅延回路 420 の出力は “L” となるように第 3 のトランスミッションゲート 178 が制御されるので、アンドゲート 430 からの信号は、オアゲート 440 を介して信号供給部 150 に入力される。よって、X ドライバ IC 400A にて用いられる階調制御信号 GCPA とほぼ同じ遅延量の信号を用いて表示制御することができる。このため、画面内での濃淡差の問題を解消することができる。

【 0 0 8 7 】

なお、図 1 8 及び図 1 9 に示すアンドゲート 4 3 0 は、第 1 の実施の形態の信号選択回路 1 4 0 と同様に、選択すべき信号に応じてオアゲートまたはスイッチなどに変更することができる。

【 0 0 8 8 】

上述した本発明の第 3 の実施の形態では、内部遅延回路 4 2 0 での信号遅延量を可変とすることが好ましい。より好ましくは、その遅延量を画面上に画像を表示しながら、画面内の濃淡差を最小とできるように調整できるものがよい。

【 0 0 8 9 】

以上、本発明の実施の形態について説明したが、本発明は上述した各実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

【 0 0 9 0 】

例えば、本発明を液晶装置に適用する場合にあって、各実施の形態に示すパッシブ駆動型液晶装置に限らず、アクティブ駆動型液晶装置であってもよい。一例として、アクティブ素子を T F D とした場合であって、階調表示する際に用いられるデータ信号 (D A T A) と走査信号 (S C A N) とを、図 2 0 に示しておく。この他、本発明の電気光学装置は電気光学素子として液晶を用いるものに限らず、E L (エレクトロルミネッセンス) あるいは M M D (マイクロミラーデバイス) などにも同様に適用できる。

【 0 0 9 1 】

また、本発明は上述の電気光学装置にて階調表示するものに限らず、白、黒などの 2 値表示するものにも同様に適用できる。この場合の表示制御信号には階調制御信号 G C P は含まれない。しかし、複数の X ドライバ I C にて用いられる例えばラッチパルス L P 間に遅延差がある場合にも、同様に画面内にて濃淡差が生じてしまうので、本発明を適用すればその濃淡差を解消することができる。

【 0 0 9 2 】

さらには、上述した各実施の形態の X ドライバ I C は入出力端子 1 8 0 を有するものであったが、これを出力端子とすることもできる。この場合、スレーブ I

C10B, 10C, 400Gでは、第1の入力端子130からのみ表示制御信号が入力されることになる。ただし、入出力端子180を用いると、スレーブIC10B, 10C, 400Bでは第1, 第2の入力端子から入力される遅延差のある表示制御信号の一方を選択できる自由度がある点で優れている。

【0093】

また、本発明に係る電子機器としては、上述した携帯電話機に限らず、液晶装置などの電気光学装置を用いたパーソナルコンピュータ、モバイルコンピュータ、ワードプロセッサ、ページャ、テレビ、ビューファインダ型またはモニタ直視型の記録機器、電子手帳、電子卓上計算機、ゲーム機器、プロジェクタ、ナビゲーション装置、POS端末などの種々の電子機器に適用可能である。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係る液晶装置の概略断面図である。

【図2】

図1に示す液晶装置に用いられる2つのXドライバIC、一つのYドライバIC及び液晶表示部の接続関係を示す図である。

【図3】

図2に示す2つのXドライバICに共通な構成を示すブロック図である。

【図4】

図3に示すXドライバIC及びYドライバICにて生成される信号のタイミングチャートである。

【図5】

図3に示すドライバのブロック図である。

【図6】

図2に示すマスター側のXドライバICの部分ブロック図である。

【図7】

図2に示すスレーブ側のXドライバICの部分ブロック図である。

【図8】

階調制御信号の遅延とそれに起因した実効電圧のずれを説明するための波形図

である。

【図 9】

画面内の濃淡差を低減するための動作を説明するための波形図である。

【図 1 0】

従来の液晶装置に用いられる 2 つの X ドライバ I C、一つの Y ドライバ I C 及び液晶表示部の接続関係を示す図である。

【図 1 1】

パッシブ駆動型液晶装置での原理駆動に用いられる駆動波形を示す図である。

【図 1 2】

パッシブ駆動型液晶装置に用いられる他の駆動波形を示す図である。

【図 1 3】

図 2 とは異なる配線例を示す図である。

【図 1 4】

図 1 3 に示す配線例の場合の画面内の濃淡差を低減するための動作を説明するための波形図である。

【図 1 5】

本発明の第 2 の実施の形態に係る液晶装置の説明図である。

【図 1 6】

図 1 に示す液晶装置が用いられる電子機器の一例である携帯電話機の概略斜視図である。

【図 1 7】

本発明の第 2 の実施の形態に係る液晶装置の説明図である。

【図 1 8】

図 1 7 に示すマスター側の X ドライバ I C の部分ブロック図である。

【図 1 9】

図 1 7 に示すスレーブ側の X ドライバ I C の部分ブロック図である。

【図 2 0】

T F D をスイッチング素子とするアクティブ駆動型液晶装置に用いられる駆動波形を示す図である。

【符号の説明】

- 1 0 液晶表示ドライバ I C
- 1 0 A マスター側の X ドライバ I C
- 1 0 B スレーブ側の X ドライバ I C
- 1 2 Y ドライバ I C
- 2 0 液晶モジュール
- 2 2, 2 4 ガラス基板
- 2 6 液晶
- 2 8 液晶表示部
- 3 0 印刷回路基板
- 4 0 弾性接続部材
- 1 0 0 インターフェース回路
- 1 0 2 端子
- 1 0 3 端子
- 1 1 0 R A M
- 1 1 2 I / O バッファ
- 1 1 4 カラムアドレス回路
- 1 1 6 ローアドレス回路
- 1 1 8 表示アドレス回路
- 1 2 0 ドライバ
- 1 2 1 ラッチ回路
- 1 2 2 カウンタ
- 1 2 3 一致検出回路
- 1 2 4 レベルシフタ
- 1 2 5 L C D ドライバ
- 1 2 6 表示用電源
- 1 3 0 第 1 の入力端子
- 1 4 0 信号選択回路 (オアゲート)
- 1 5 0 信号供給部

- 1 6 0 表示制御信号生成部
- 1 6 2 M / S 選択端子
- 1 6 3 発振装置
- 1 6 4 ドットクロック入力端子
- 1 6 6 ナンドゲート
- 1 6 8 信号ジェネレータ
- 1 7 0 入出力切換回路
- 1 7 2 トランスミッションゲート
- 1 7 3 オアゲート
- 1 7 4 トランスミッションゲート
- 1 7 6 インバータ
- 1 7 8 トランスミッションゲート
- 1 8 0 入出力端子
- 1 8 2 出力端子
- 1 8 4 第 2 の入力端子
- 2 0 0 配線
- 3 0 0 M P U
- 4 0 0 A マスター側の X ドライバ I C
- 4 0 0 B スレーブ側の X ドライバ I C
- 4 1 0 入出力切換回路
- 4 2 0 内部遅延回路
- 4 3 0 アンドゲート
- 4 4 0 オアゲート
- 5 0 0 携帯電話機
- 5 1 0 受話部
- 5 2 0 送話部
- 5 3 0 操作部
- 5 4 0 アンテナ
- 6 0 0 液晶表示部

600A 左半分の画面

600B 右半分の画面

610 マスター側のXドライバIC

620 スレーブ側のXドライバIC

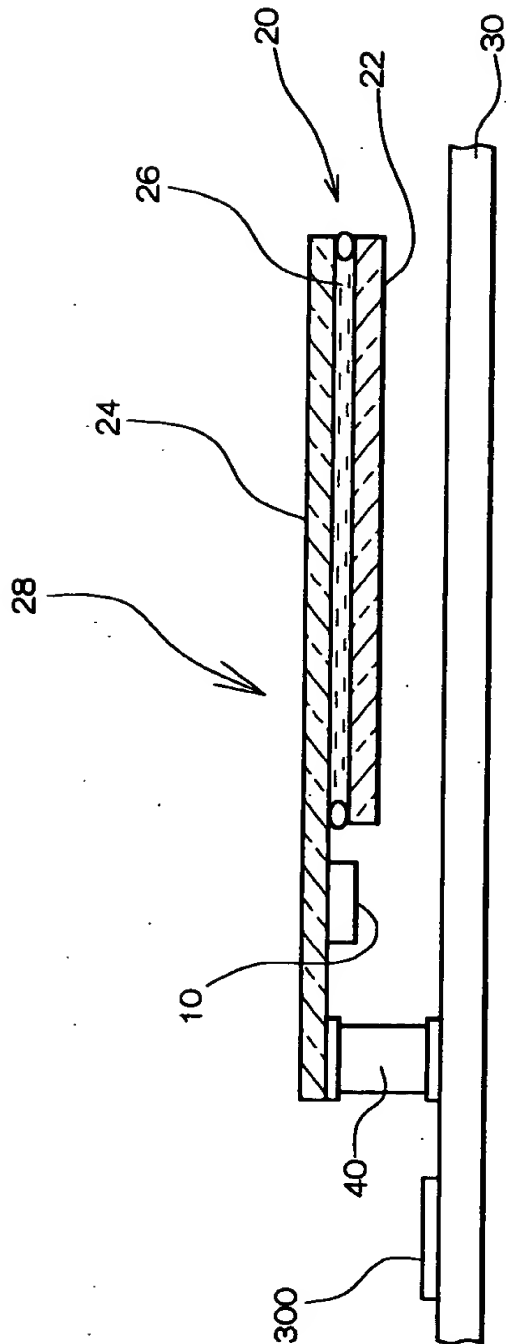
630 YドライバIC

640, 650 配線

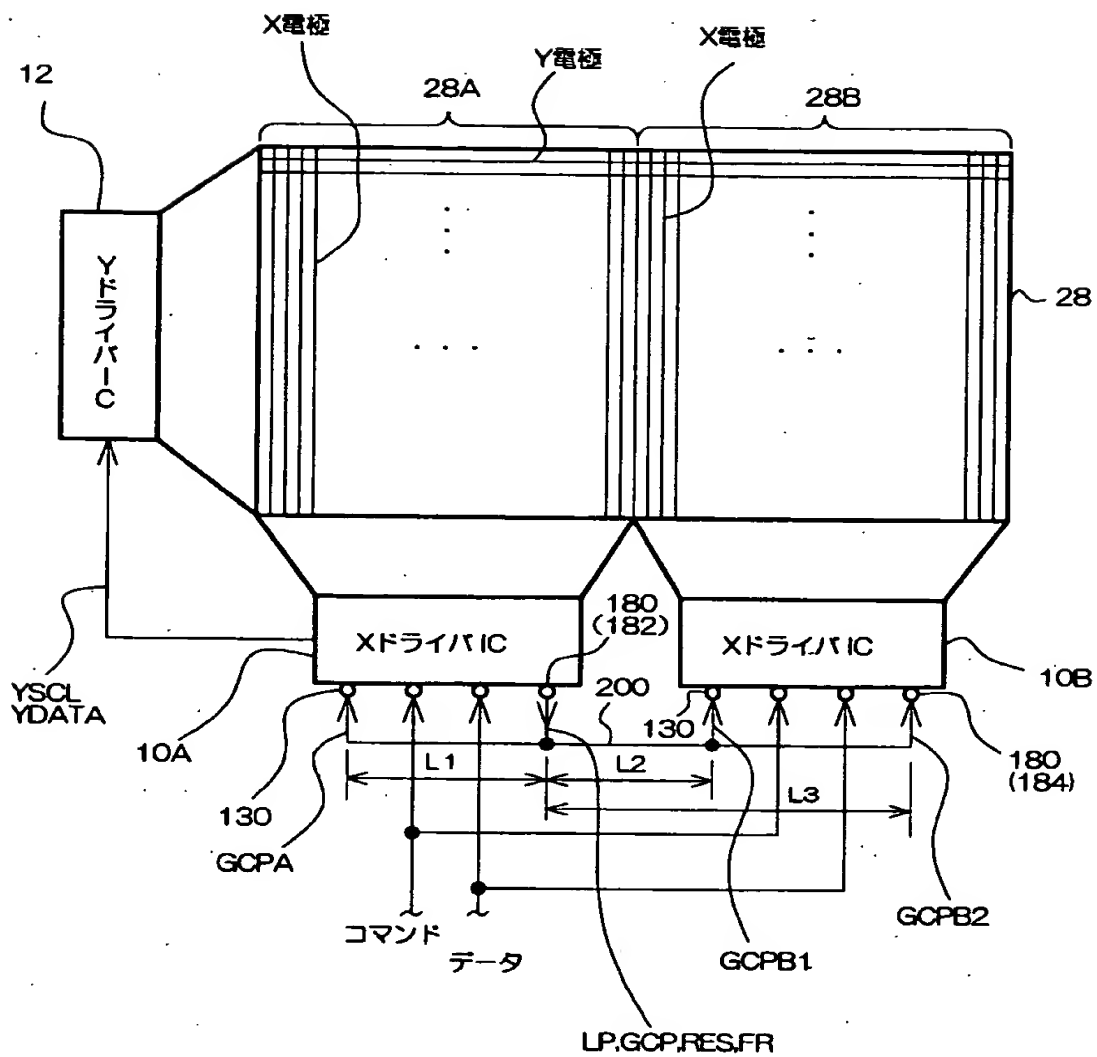
【書類名】

図面

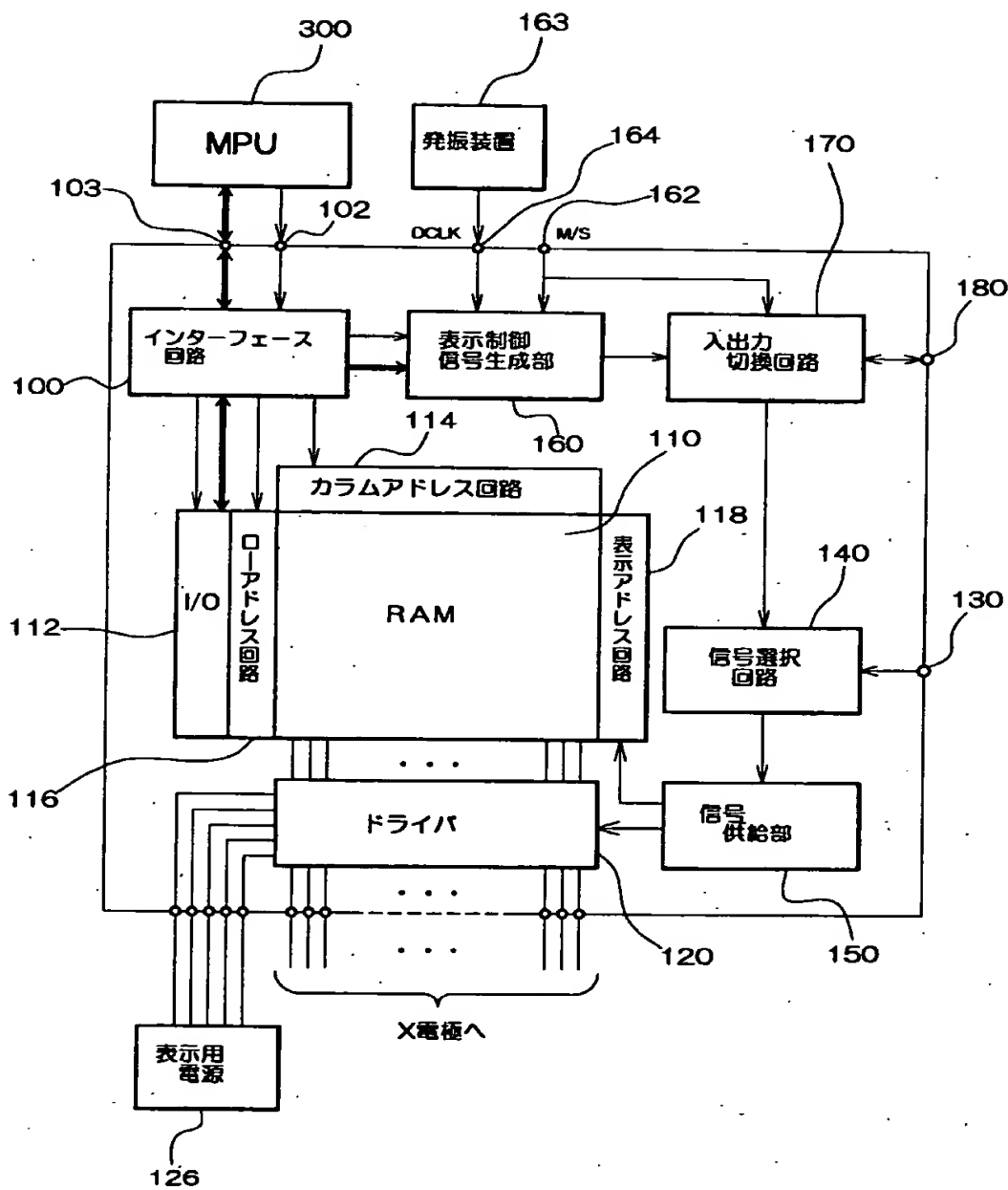
【図 1】



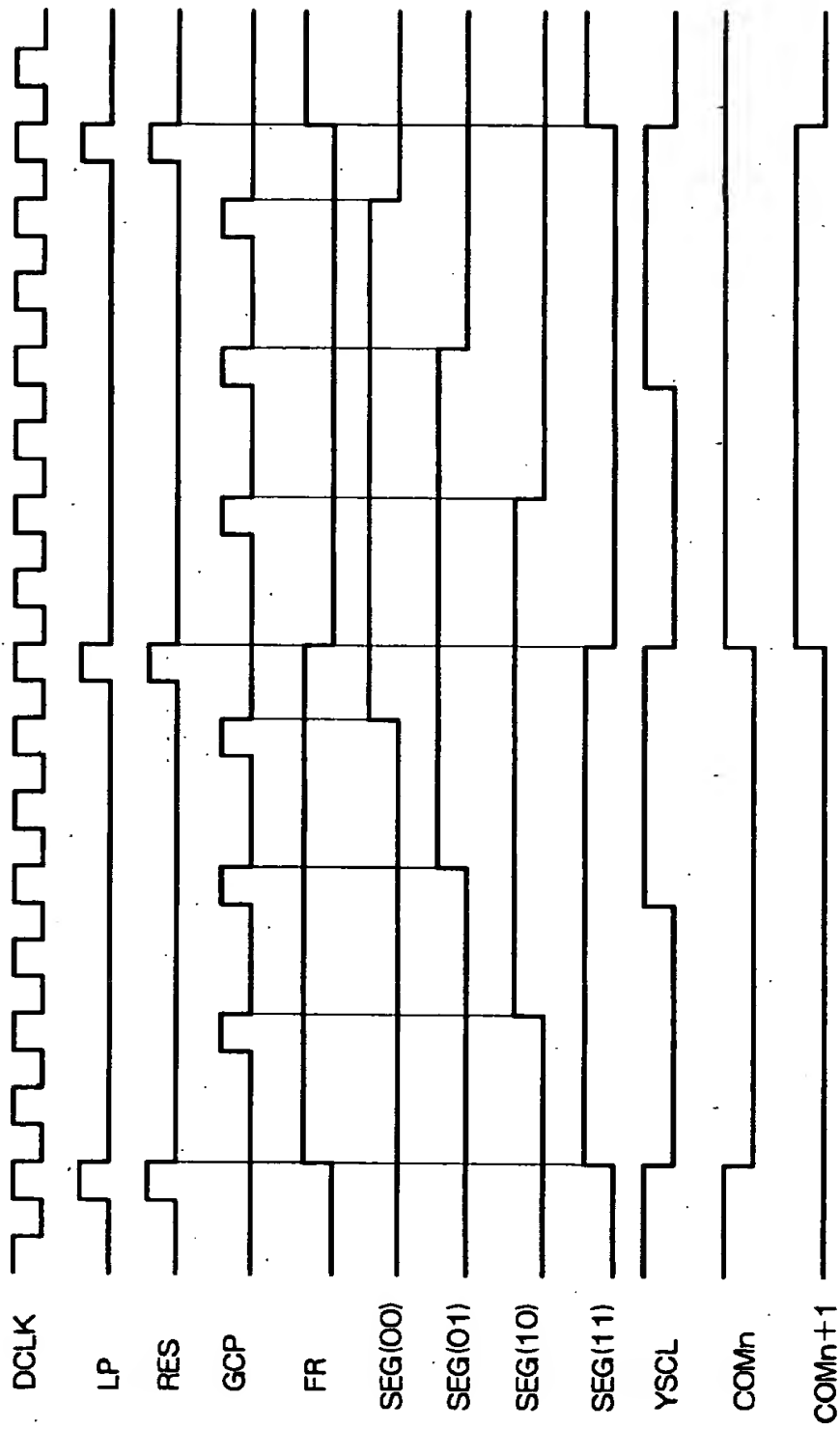
【圖 2】



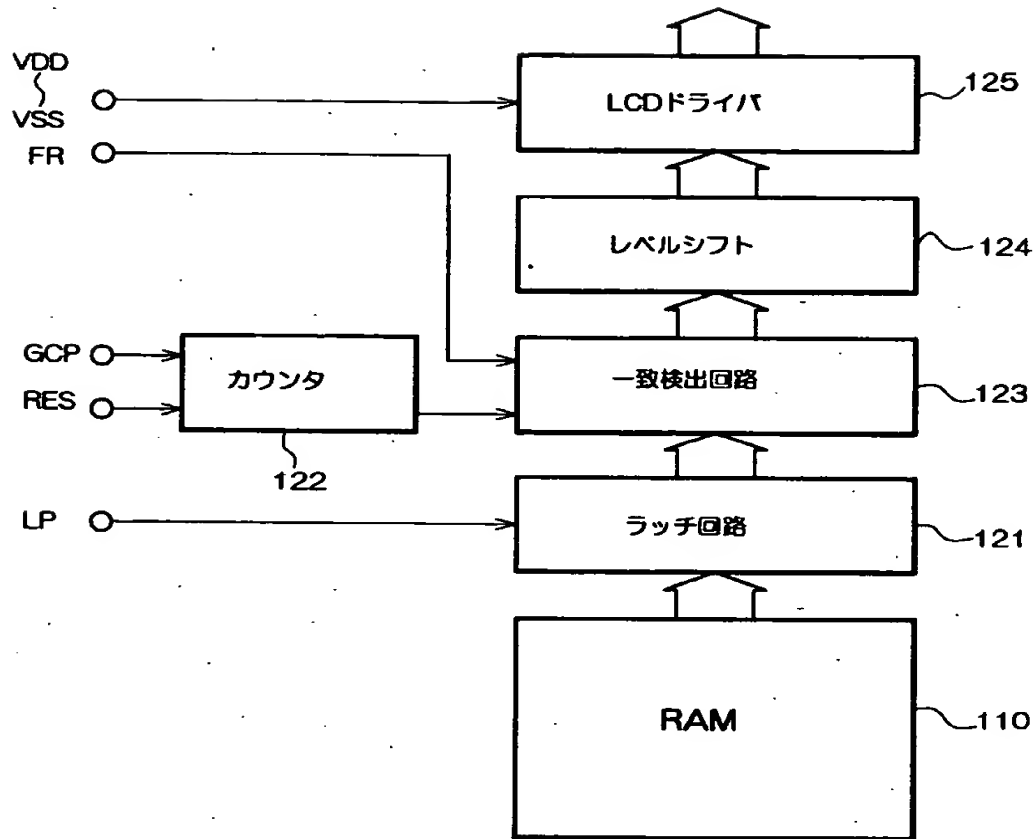
【圖 3】



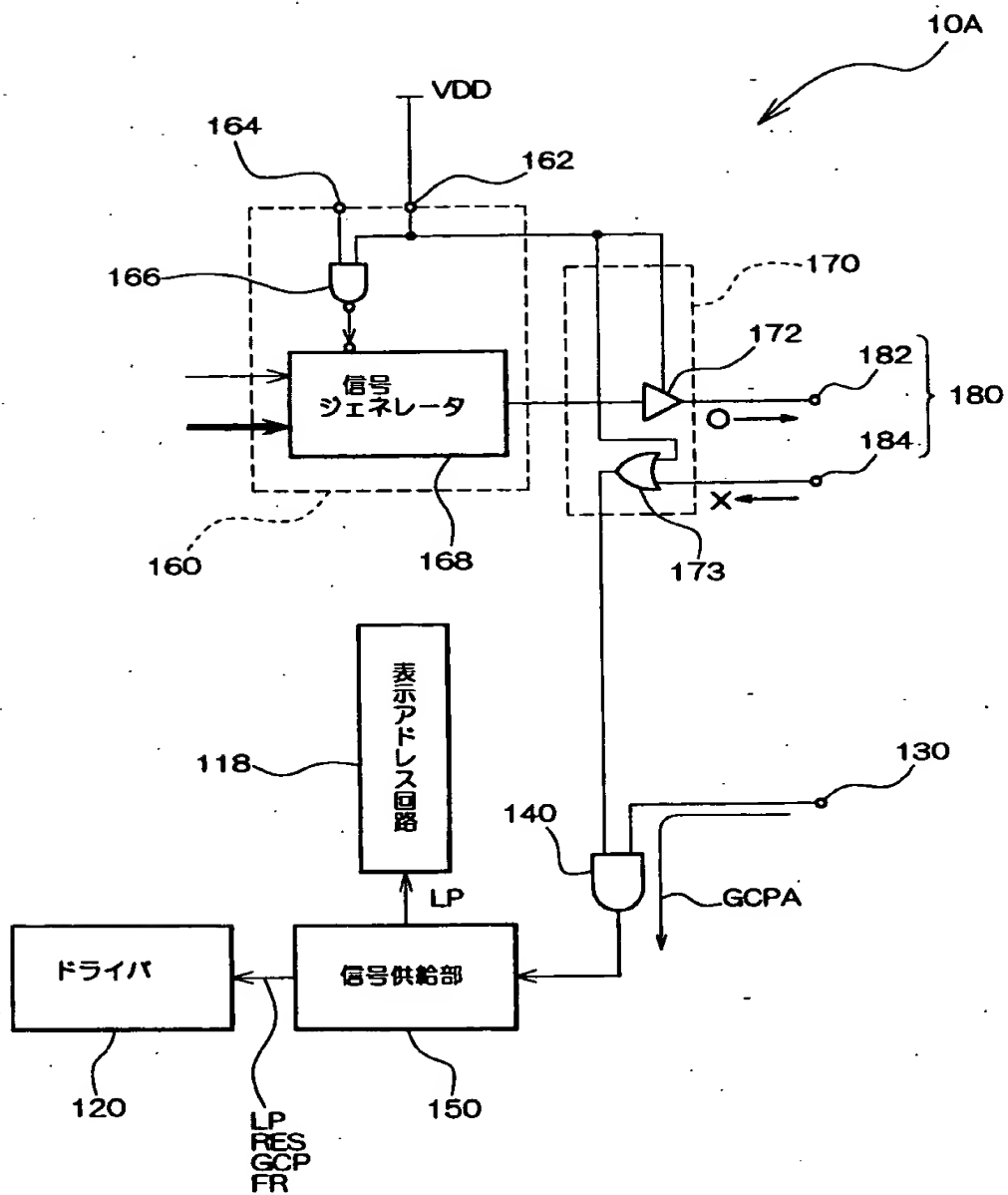
【図 4】



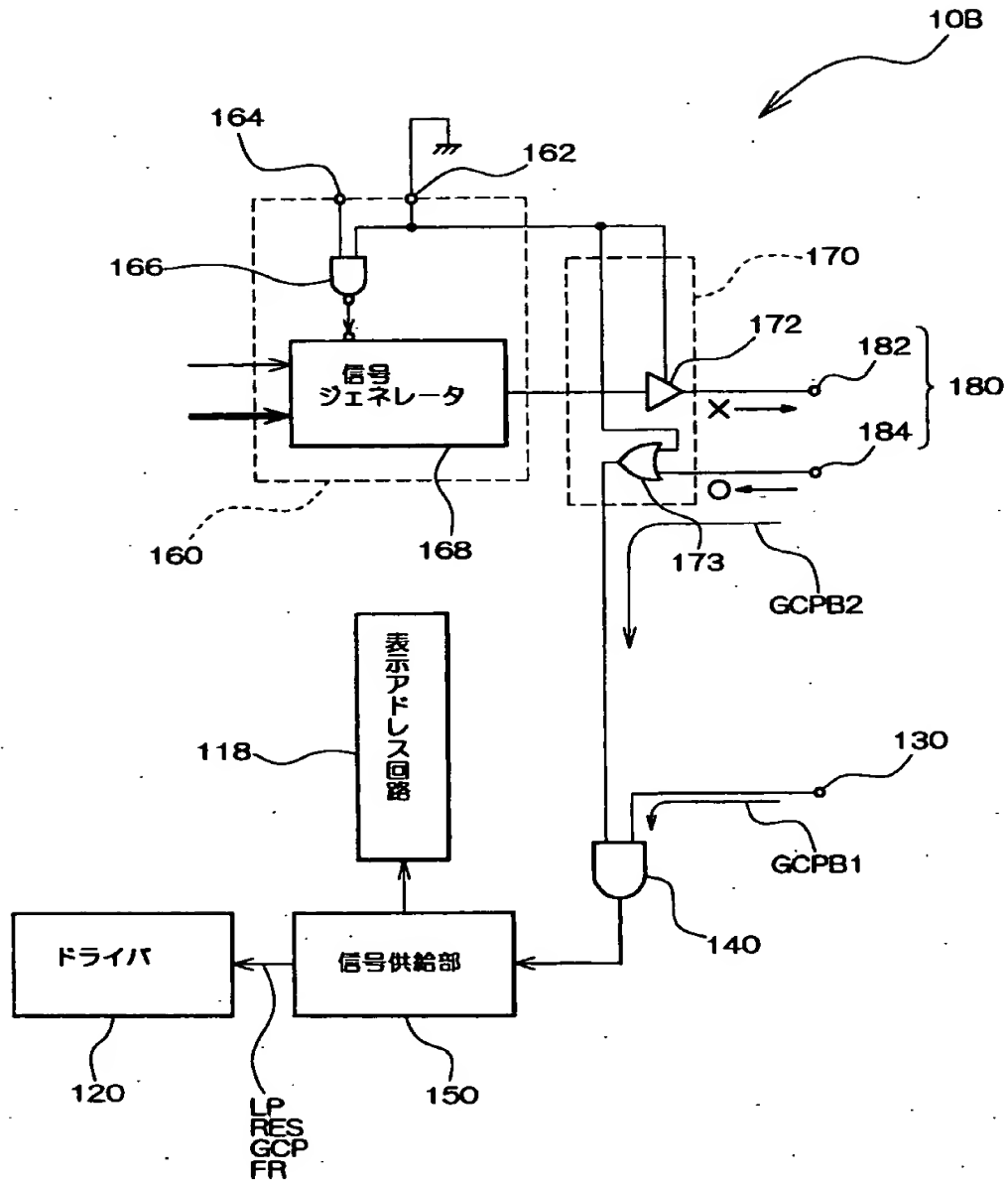
【図 5】



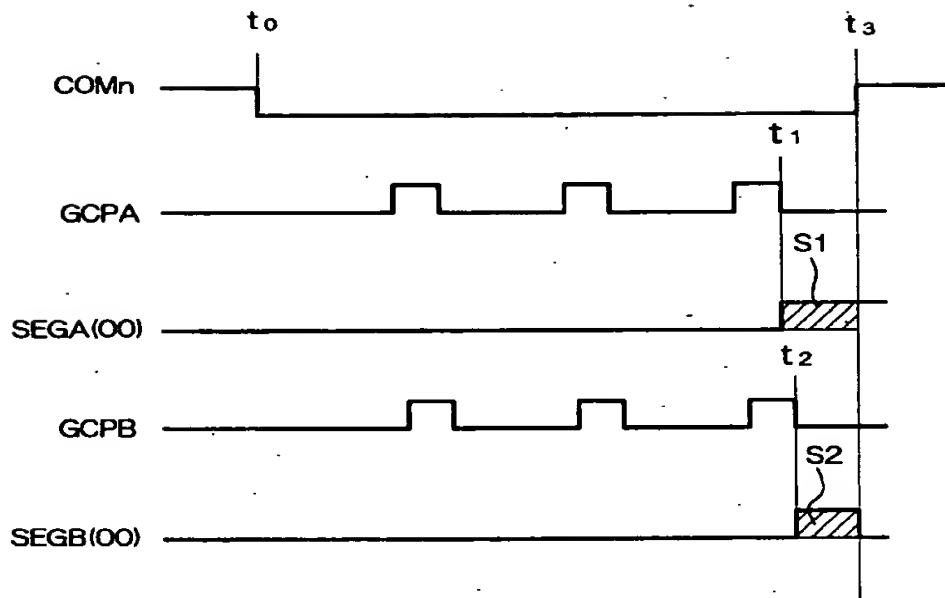
【図 6】



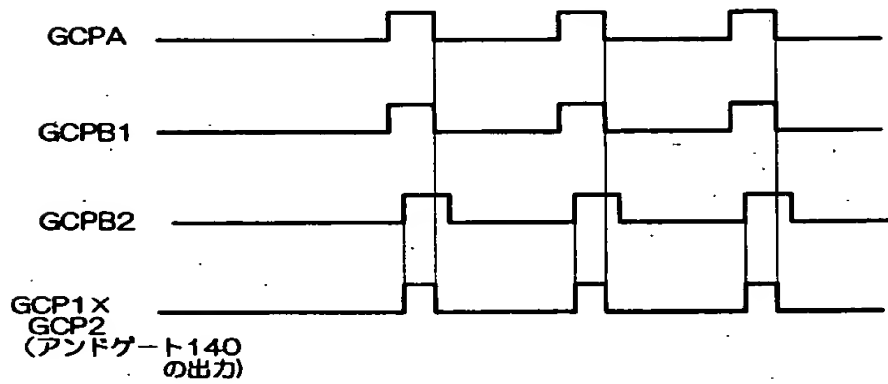
【図 7】



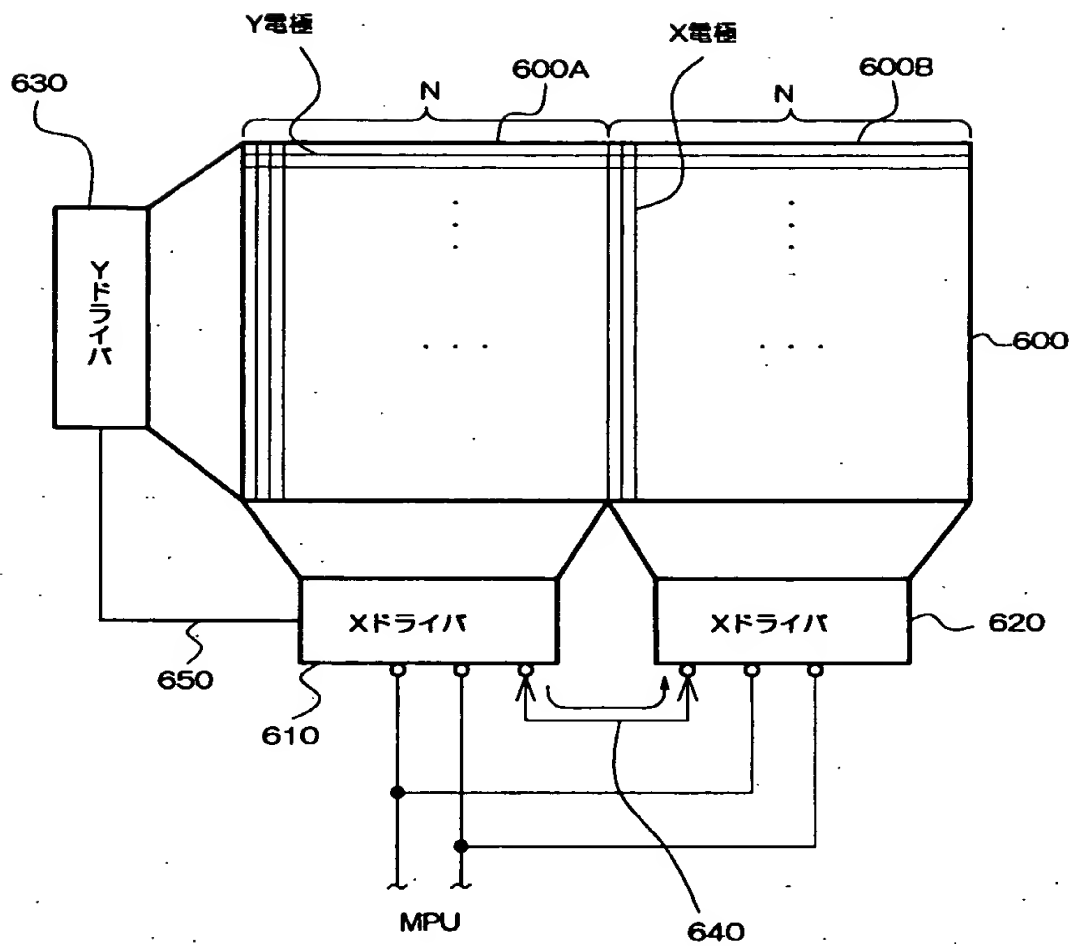
【図 8】



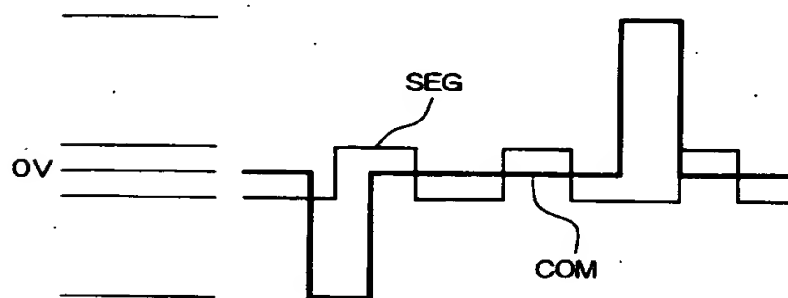
【図 9】



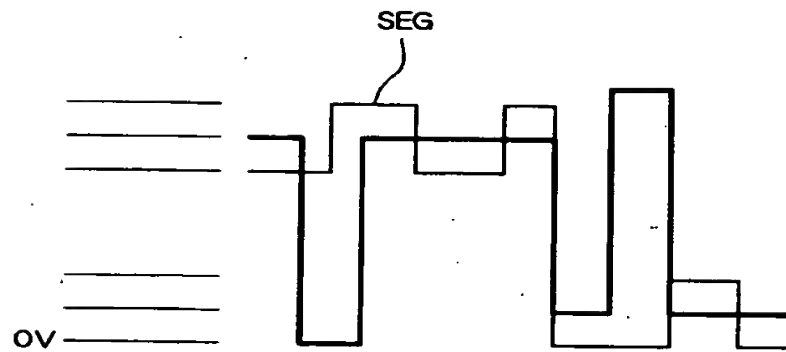
【図 1 0】



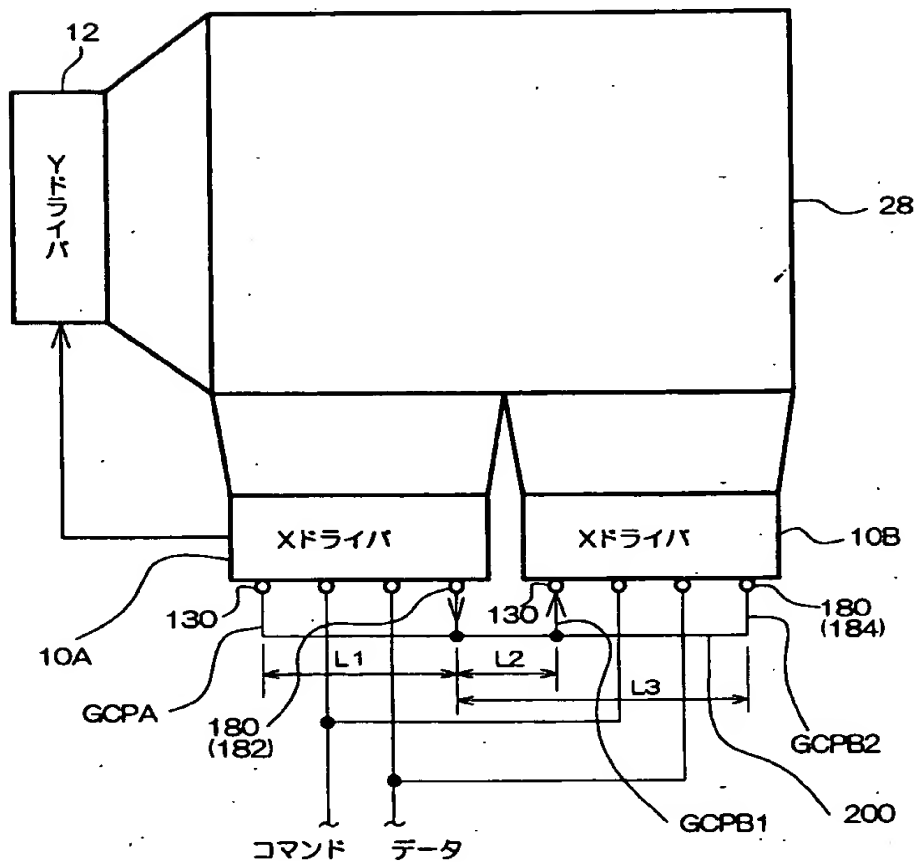
【図 1 1】



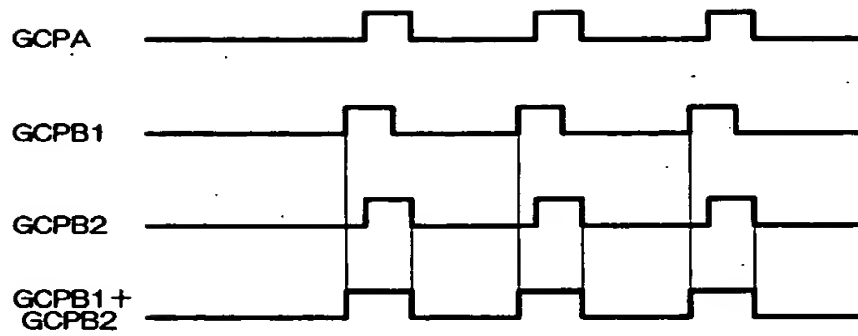
【図 12】



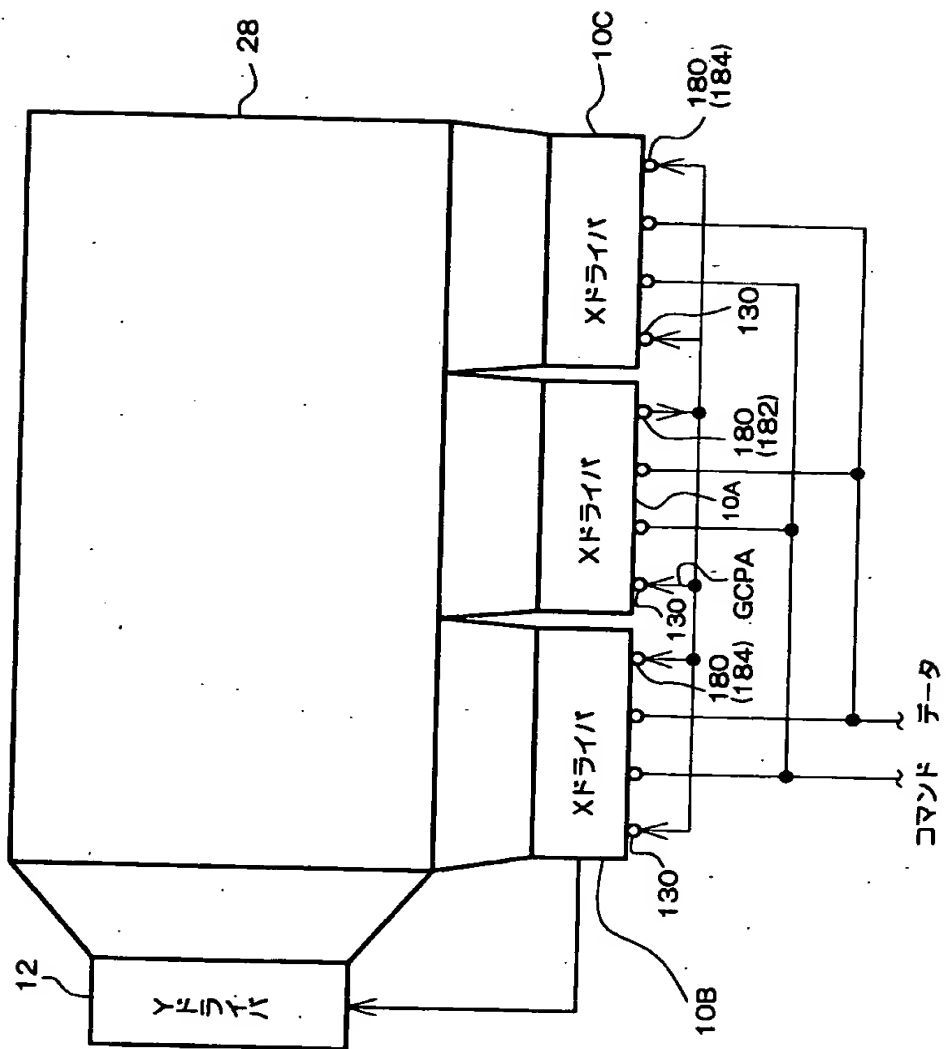
【図 13】



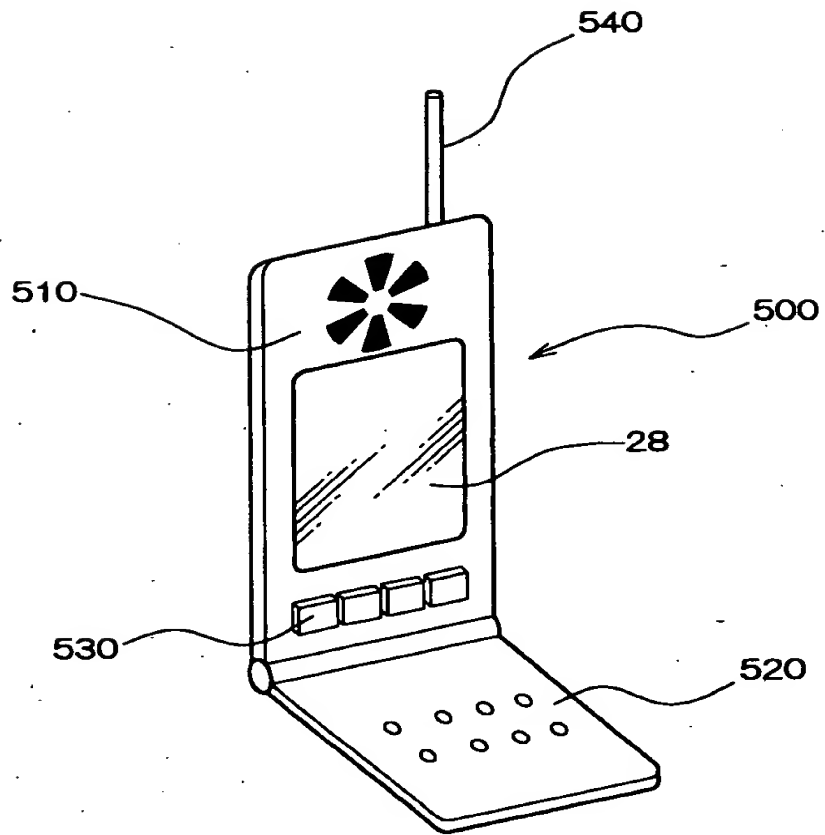
【図 1 4】



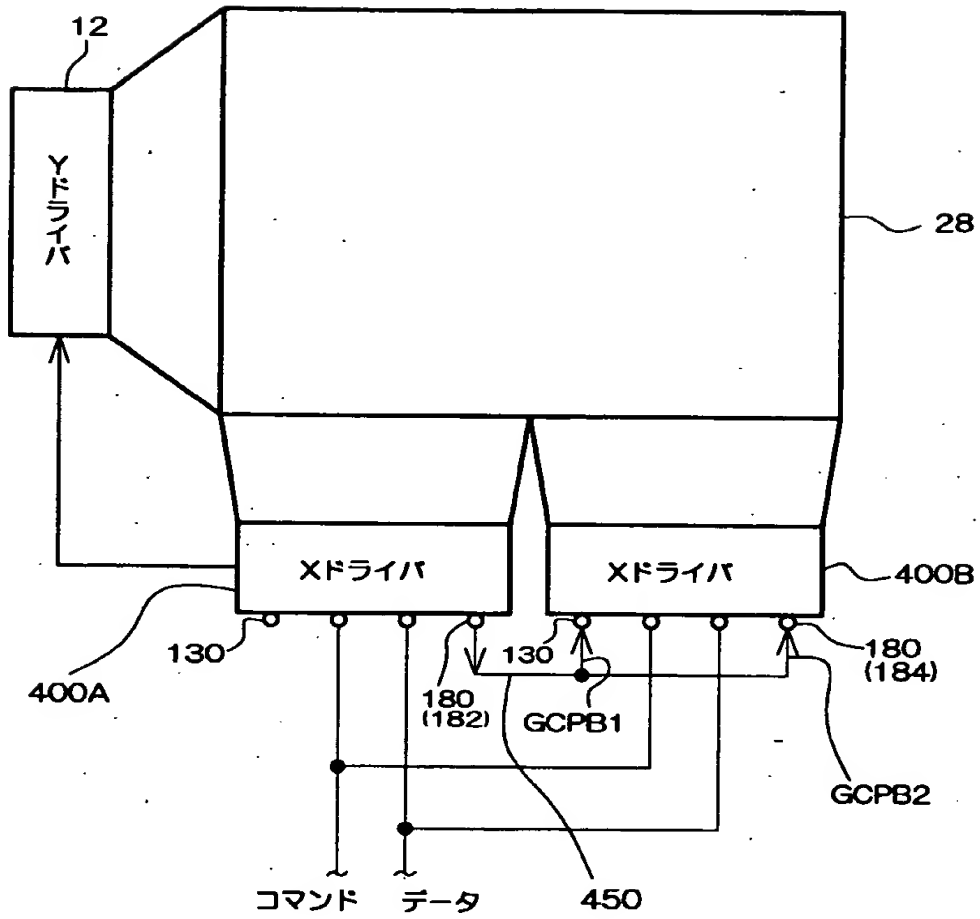
【図 15】



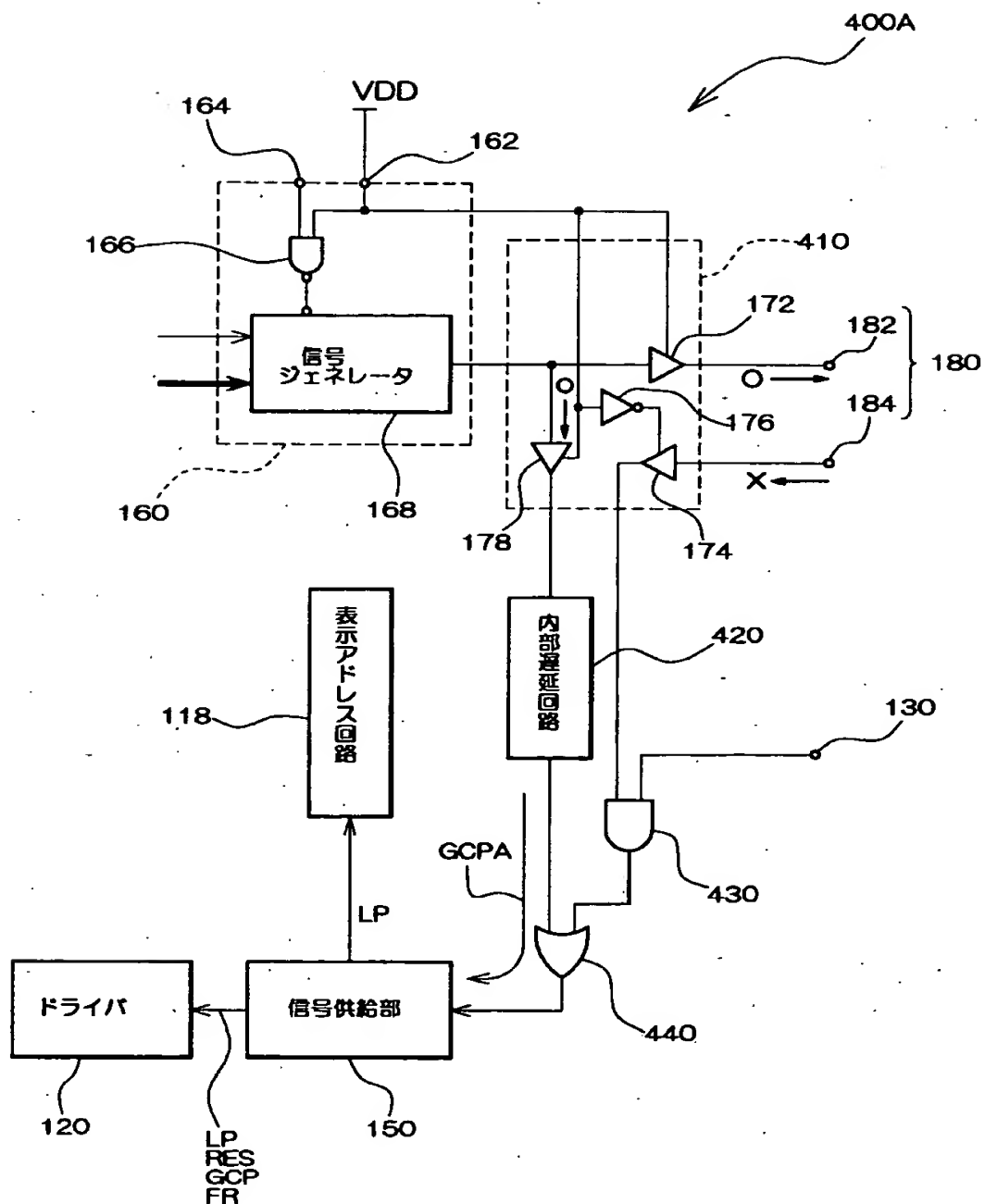
【図 16】



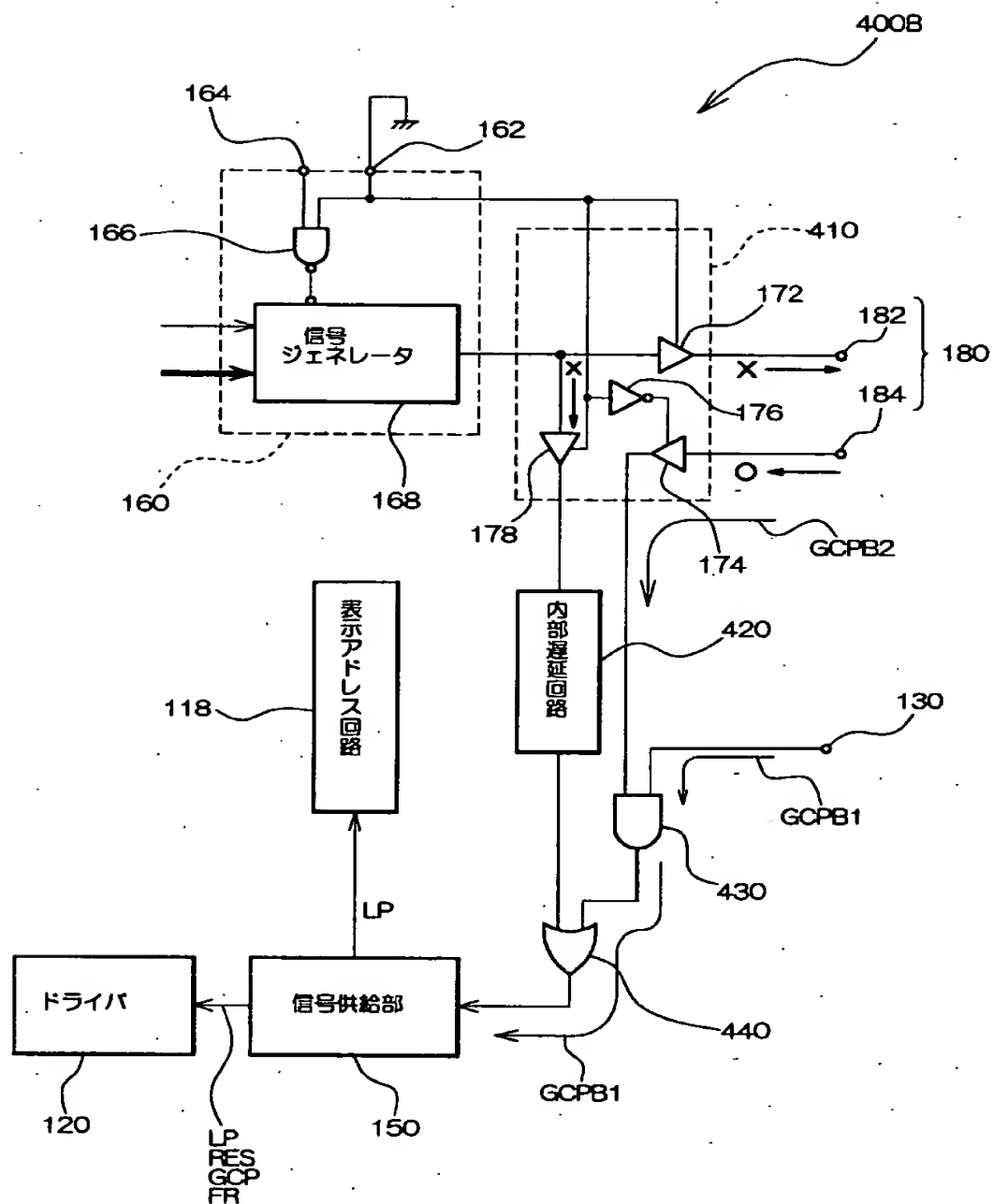
【図 17】



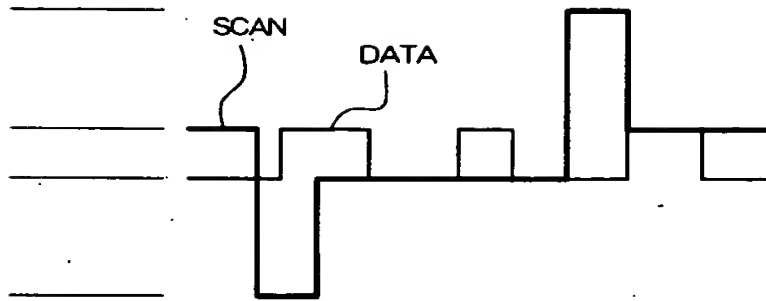
【图 18】



【图 19】



【図 2 0】



【書類名】 要約書

【要約】

【課題】 複数個のXドライバICにて駆動される表示画面内の濃淡差を解消すること。

【解決手段】 複数のX電極と複数のY電極とを有する表示部28と、複数のX電極を駆動するマスター側のXドライバIC10A、スレーブ側のXドライバIC10Bと、複数のY電極を駆動するYドライバIC12とを有する液晶装置である。マスターIC10Aは、外部MPUからの信号に基づいて、表示制御信号を生成する表示制御信号生成部160と、それを出力する出力端子182（入出力端子180）とを有する。マスターIC10A及びスレーブIC10Bは、マスターIC10Aから出力される表示制御信号を、外部配線200を介してそれぞれ入力する入力端子130を有する。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社